

(19) 日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11) 特許出願公告番号

特公平7-87250

(24) (44) 公告日 平成7年(1995)9月20日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 29/786 21/3065 21/336		9056-4M	H 0 1 L 29/ 78 21/ 302	3 1 1 Y N 発明の数1(全 5 頁)

(21) 出願番号 特願平4-251435
(62) 分割の表示 特願昭58-78970の分割
(22) 出願日 昭和58年(1983)5月6日
(65) 公開番号 特開平5-243273
(43) 公開日 平成5年(1993)9月21日

(71) 出願人 000002369
セイコーエプソン株式会社
東京都新宿区西新宿2丁目4番1号
(72) 発明者 大島 弘之
長野県諏訪市大和3丁目3番5号株式会社
諏訪精工舎内
(72) 発明者 松尾 睦
長野県諏訪市大和3丁目3番5号株式会社
諏訪精工舎内
(72) 発明者 竹中 敏
長野県諏訪市大和3丁目3番5号株式会社
諏訪精工舎内
(74) 代理人 弁理士 鈴木 喜三郎 (外1名)

審査官 河本 充雄

(56) 参考文献 特開 昭58-192375 (J P, A)

(54) 【発明の名称】 薄膜トランジスタの製造方法

1

【特許請求の範囲】

【請求項1】 透明絶縁基板上に薄膜トランジスタを形成する製造方法において、
該薄膜トランジスタのシリコン薄膜を該透明絶縁基板上に形成する工程と、
該シリコン薄膜形成後、水素、または水素と窒素を主成分とする雰囲気中でプラズマ処理を施す工程とを有し、
該プラズマ処理を施した後の工程は、350℃以下で行われることを特徴とする薄膜トランジスタの製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、シリコン薄膜を用いた薄膜トランジスタの製造方法に関する。

【0002】

【従来の技術】 近年、シリコン薄膜を用いた薄膜トラン

2

ジスタの研究開発が活発に行われている。この技術は、安価な絶縁基板を用いて薄型ディスプレイを実現するアクティブマトリックスパネル、あるいは安価で高性能なイメージセンサなど、数多くの応用が期待されている。また、これらの多くは、透明基板を用いて光学特性を向上させるために、配線等の導体として、 In_2O_3 、 SnO_2 、ITO (Indium Tin Oxide) などの透明導電膜を用いるという特徴を併せ持っている。以下、薄膜トランジスタをアクティブマトリックスパネルに応用した場合を例にとって説明するが、本発明は薄膜トランジスタを他に応用した場合にも同様に適用することができる。これは、本発明の主旨が、シリコン薄膜を用いた薄膜トランジスタの本質的な特性向上に関するものだからである。

【0003】 薄膜トランジスタをアクティブマトリックス

スパネルに応用した場合の液晶表示装置は、一般に、上側のガラス基板と、下側の薄膜トランジスタ基板と、その間に封入された液晶とから構成されており、前記薄膜トランジスタ基板上にマトリックス状に配置された液晶駆動素子を外部選択回路により選択し、前記液晶駆動素子に接続された液晶駆動電極に電圧を印加することにより、任意の文字、図形、あるいは画像の表示を行うものである。前記薄膜トランジスタ基板の一般的な回路図を図1に示す。

【0004】図1(a)は薄膜トランジスタ基板上の液晶駆動素子のマトリックス状配置図である。図中の1で囲まれた領域が表示領域であり、その中に液晶駆動素子2がマトリックス状に配置されている。3は液晶駆動素子2へデータ信号を供給するデータ信号ラインであり、4は液晶駆動素子2へタイミング信号を供給するタイミング信号ラインである。液晶駆動素子2の回路図を図1(b)に示す。5は薄膜トランジスタであり、データのスイッチングを行う。6はコンデンサであり、データ信号の保持用として用いられる。このコンデンサの容量としては、液晶自体の有する容量と故意に設けたコンデンサの容量を含むが、場合によっては液晶の容量のみで構成されることもある。7は液晶パネルであり、7-1は各液晶駆動素子に対応して形成された液晶駆動電極であり、7-2は上側ガラスパネルである。

【0005】

【発明が解決しようとする課題】以上の説明からわかるように、薄膜トランジスタは、液晶に印加する電圧のデータをスイッチングするために用いられる。液晶の表示はコンデンサの電位により決定されるため、短時間にデータを書き込むことができるように、薄膜トランジスタは、ON状態のときに十分大きい電流を流すことができなくてはならない。この時の電流（以下、ON電流という。）はコンデンサの容量と要求される書き込み時間とから定まり、そのON電流をクリアできるように薄膜トランジスタを製造しなくてはならない。薄膜トランジスタの流すことのできるON電流は、トランジスタのサイズ（チャンネル長とチャンネル幅）、構造、製造プロセス、ゲート電圧、ドレイン電圧などに大きく依存する。

【0006】また、薄膜トランジスタをアクティブマトリックスパネルやイメージセンサなどに応用する場合、シフトレジスタなどの周辺駆動回路も同時に集積化するほうがコスト的に有利であることは言うまでもない。この場合、薄膜トランジスタには数MHzという非常に高い周波数で動作することが要求される。したがって、極めて大きいON電流を必要とする。

【0007】以下、図を用いて従来の薄膜トランジスタの製造方法及びその特性を説明する。

【0008】図2(a)から(d)は従来の薄膜トランジスタの製造方法の一例を示す図である。まず図2

(a)のように絶縁基板8上にシリコン薄膜9を形成す

る。これには通常、プラズマCVD法、減圧CVD法、スパッタ法などが用いられる。次に図2(b)のように、ゲート絶縁膜10、ゲート電極11を形成した後、イオン打ち込み法、熱拡散法などにより不純物をドーピングしてソース領域12及びドレイン領域13を形成する。次に、図2(c)のように、層間絶縁膜14を堆積させた後、コンタクトホール15を開孔する。最後に、図2(d)のように、 In_2O_3 、 SnO_2 、ITOなどの透明導電膜を堆積させて、ソース電極16及びドレイン電極17を形成する。

【0009】図3はこのように作製された薄膜トランジスタの特性の一例を示すグラフである。これは、チャンネル長 $30\mu\text{m}$ 、チャンネル幅 $10\mu\text{m}$ 、ドレイン電圧 4V の条件の下で本出願人がNチャンネル型薄膜トランジスタの特性を測定して得た結果である。縦軸はドレイン電流 I_D 、横軸はゲート電圧 V_{GS} である。この図からわかるように、一般的に比較的良好な特性を得ているが、スレショルド電圧（以下、 V_{th} と記す）が高く、OFF状態からON状態への変化が緩慢になっている。このためON電流が少なくなっている。この程度の特性では、種々の応用を計ることは不可能であり、特にアクティブマトリックスパネルやイメージセンサの周辺駆動回路を構成するにはまったく不十分な特性である。薄膜トランジスタをこのように様々な分野に応用するには、 V_{th} を低減させると共に移動度を増大させ、ON電流を1桁以上増大させることが必要である。

【0010】本発明は、このような従来の薄膜トランジスタの欠点を除去するものであり、その目的とするところは、 V_{th} を低減させると共に移動度を増大させ、ON電流を大幅に増大させる薄膜トランジスタの製造方法を提供することである。

【0011】

【課題を解決するための手段】上記課題を解決するために、本発明は、薄膜トランジスタのシリコン薄膜を透明絶縁基板上に形成する工程と、該シリコン薄膜形成後、水素、または水素と窒素を主成分とする雰囲気中でプラズマ処理する工程とを有し、該プラズマ処理を施した後、の工程が 350°C 以下で行われることを特徴とする。

【0012】

【作用】本発明により薄膜トランジスタの特性が大幅に改善される理由は以下の通りである。一般にシリコン薄膜は単結晶薄膜として形成することは不可能であり、多結晶状態あるいは非晶質状態となっている。このため、シリコン原子の配列に多くの不規則性を有し、この結果、多数の不對結合手（ダングリングボンド）を含有している。このようなダングリングボンドは、シリコンの禁止帯中に順位を作りキャリアをトラップする作用を有するばかりでなく、帯電することにより空間電荷を形成する。すなわち、キャリアのトラップによりキャリアの移動度は低下し、また空間電荷を形成することによりV

10

20

30

40

50

t hは上昇する。本発明のプラズマ処理は、かかるダングリングボンドを水素原子で埋めることにより、ダングリングボンドの密度を低減させるものである。その結果、移動度は増大し、V t hは低下し、極めて大きいON電流を有する薄膜トランジスタが実現される。

【0013】

【実施例】図2(a)から(d)に従来の薄膜トランジスタの製造方法の一例を示したが、本願発明の薄膜トランジスタの製造方法は、図2(a)の絶縁基板8上にシリコン薄膜9を形成した工程の後に、水素もしくは水素と窒素を主成分とする雰囲気中で、前記シリコン薄膜にプラズマ処理を施すことを第1の特徴とする。

【0014】図5は、このような製造方法で製造された薄膜トランジスタの特性の一例を示すグラフである。実線(A)は本発明による薄膜トランジスタの特性を示している。破線(B)は従来の薄膜トランジスタの特性を示すものであり、図3の特性と同一である。また両者のトランジスタサイズ、ドレイン電圧などのパラメータは完全に一致している。このグラフから明らかなように、本発明の製造方法により製造した薄膜トランジスタは、極めて大きいON電流を有し、大幅に特性が改善されている。すなわちV t hが低減したのみではなく、移動度も増大し、この結果、ON電流は従来に比べて1.5から2桁も増加している。また、これに伴い、OFF状態からON状態への変化も極めて急峻になっている。本発明により製造された薄膜トランジスタは、アクティブマトリックスパネルやイメージセンサなどの周辺駆動回路のように数MHzの高速動作を必要とされる用途にも十分適用できるものであり、種々の応用に適用することができる。

【0015】なお、本発明においてプラズマ処理の雰囲気として窒素を含有することを許容するのは、窒素が水素のプラズマの発生を容易にするためである。一般に水素はプラズマ状態になりにくい、窒素を混入せしめることでこの問題は容易に解決される。また、窒素を混入することによる悪影響はまったくないことを本出願人は実験により確認した。

【0016】図4(a)から(e)は参考図として示したもので、まず図4(a)のように、絶縁基板18上にシリコン薄膜19を形成する。次に図4(b)のように、ゲート絶縁膜20、ゲート電極21を形成した後に、ソース領域22及びドレイン領域23を形成する。次に図4(c)のように、層間絶縁膜24を堆積させる。次に図4(d)のように、水素もしくは水素と窒素を主成分とする雰囲気中にプラズマ処理を施す。25は発生した水素のプラズマを示している。最後に、図4(e)のように、コンタクトホールを開口した後透明導電膜を堆積させ、ソース電極26及びドレイン電極27を形成し、薄膜トランジスタは完成する。

【0017】このように、前記プラズマ処理はコンタク

トホールを開口した後でもよいし、あるいはシリコン薄膜を形成した直後、あるいはゲート絶縁膜を形成した直後でもよい。すなわち、シリコン薄膜を形成した後であれば、どの段階で前記プラズマ処理を施しても同様の効果が得られる。

【0018】それから、薄膜トランジスタは、その配線・電極材料として透明導電膜を用いることがあるが、このような場合は、透明導電膜を形成する前に前記プラズマ処理を行う方がよい。一般に透明導電膜としてはIn₂O₃、SnO₂、ITOなどの金属酸化物が用いられるが、このような透明導電膜を形成した後に前記プラズマ処理を行うと、金属酸化物が還元され、金属的性質を示すようになる。著しい場合には、金属の微小結晶粒が散在するような外観を呈することさえある。このような状況下では、もはや透明導電膜はその本来の特性を維持することは不可能である。したがって、配線・電極材料として透明導電膜を用いる場合は、図4に示したように、透明導電膜形成前に前記プラズマ処理を行うとよい。

【0019】次に、本発明は、前記プラズマ処理を行った後の製造工程を350℃以下にすることを第2の特徴とする。これについては、以下、図を用いて説明する。

【0020】図6は、前記プラズマ処理の効果の熱処理依存性を示すグラフである。前記プラズマ処理の効果を示す目安として、縦軸にV t hをとってある。V t hは、ドレイン電圧を4Vとして、10nAのドレイン電流を流すのに必要なゲート電圧と定義してある。図から明らかなように、プラズマ処理を施すことにより、V t hは9Vから3.7Vに低下し、200℃、250℃、300℃の熱処理を順次加えてもその値はまったく変化しない。350℃の熱処理ではわずかにV t hの増加が見られるが、微小な変化に過ぎない。ところが、400℃以上の熱処理を加えると、V t hは急激に増大し、450℃ではほぼ初期に等しい値を示している。このように、前記プラズマ処理の効果は350℃以下の熱処理ではほぼ完璧に保持されているが、400℃以上になると急激に劣化する。したがって前記プラズマ処理を行った後は、すべての製造工程を350℃以下に保つことによって初めてその効果が発揮される。

【0021】したがって、例えばソース・ドレイン領域内の不純物を活性化させる等の目的で、プラズマ処理後に熱処理が必要な場合は、その処理温度を350℃以下にしなければならない。また、どうしても高温(400℃以上)の熱処理を必要とする場合には、その熱処理後に前記プラズマ処理を行わなくてはならない。

【0022】このように、プラズマ処理を行った後の熱処理により特性が再び劣化する原因は次のように考えられる。すなわち、プラズマ処理により導入された水素はシリコン原子と結合してダングリングボンドを消滅させているが、その結合は、ある有限の結合エネルギーにより維持されており、外部からの熱エネルギーによりその

結合は容易に解き放たれる。その熱エネルギーの大きさは、解離度に対して指数関数的に寄与し、したがって、ある温度から急激にシリコンと水素の解離が進行する。

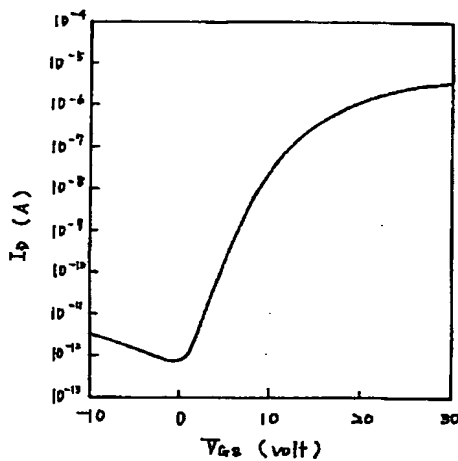
【0023】

【発明の効果】以上述べたように、本発明によれば、プラズマ処理により水素がシリコン薄膜に導入されダングリングボンドが消滅すると共に、プラズマ処理後の工程が350℃以下であるので、プラズマ処理によって薄膜中に導入された水素が、その後の熱処理により薄膜から解離することなく、確実に、薄膜トランジスタの特性の改善効果を保つことができる。

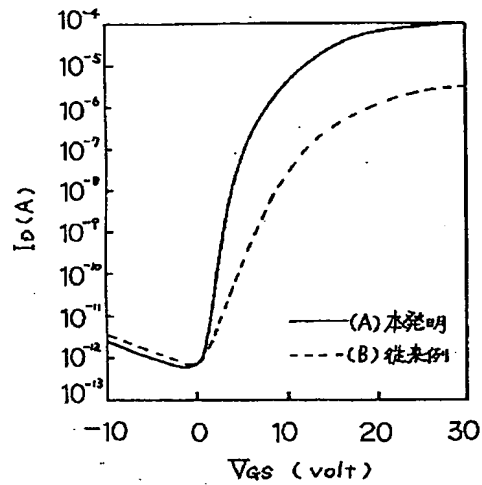
【図面の簡単な説明】

【図1】(a) から (b) は薄膜トランジスタを用いた*

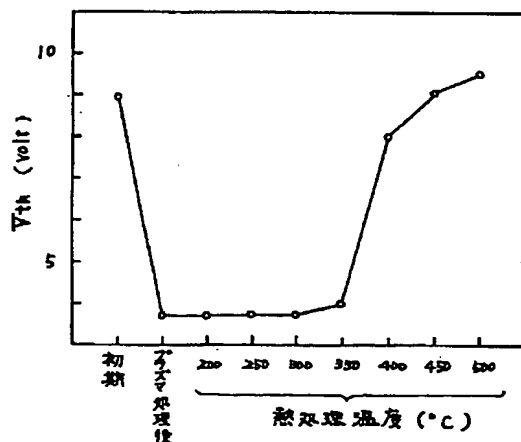
【図3】



【図5】



【図6】



* アクティブマトリックス基板の一般的な回路である。

【図2】(a) から (d) は従来の薄膜トランジスタの製造方法の一例を示す図である。

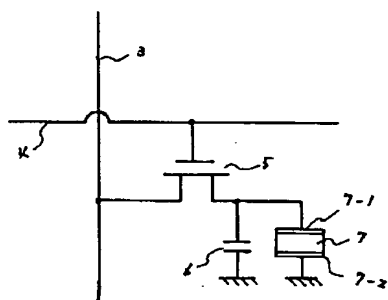
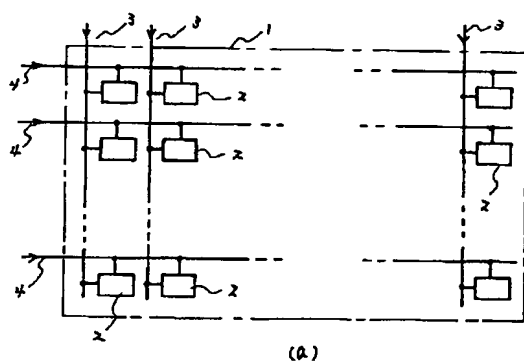
【図3】従来の方法により製造された薄膜トランジスタの特性の一例を示すグラフである。

【図4】(a) から (e) は薄膜トランジスタの製造方法の一例を示す参考図である。

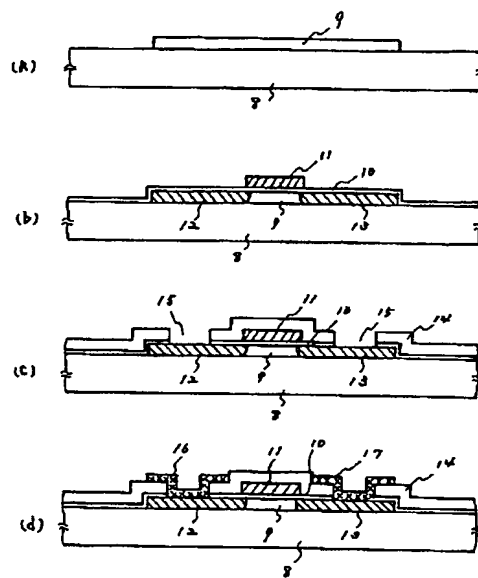
【図5】本発明の方法により製造された薄膜トランジスタの特性の一例を示すグラフである。

【図6】本発明の方法により製造された薄膜トランジスタの特性が熱処理と共に変化する様子を示したグラフである。

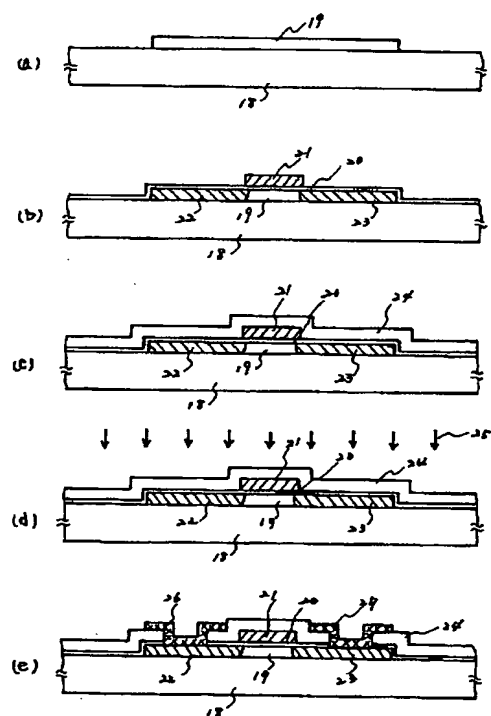
【図1】



【図2】



【図4】



【公報種別】特許法（平成6年法律第116号による改正前。）第64条及び第17条の3第1項の規定による補正

【部門区分】第7部門第2区分

【発行日】平成11年（1999）11月22日

【公告番号】特公平7-87250

【公告日】平成7年（1995）9月20日

【年通号数】特許公報7-2182

【出願番号】特願平4-251435

【特許番号】2140477

【国際特許分類第6版】

H01L 29/786

21/3065

21/336

【F I】

H01L 29/78 311 Y

21/302 N

【手続補正書】

【提出日】平成10年4月27日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】 透明絶縁基板上に薄膜トランジスタを形成する製造方法において、
該薄膜トランジスタのシリコン薄膜を該透明絶縁基板上に形成する工程と、
しかる後、該薄膜トランジスタのシリコン薄膜を覆うように層間絶縁膜を形成する工程と、
該シリコン薄膜上の該層間絶縁膜にソース・ドレイン電極用のコンタクトホールを形成し、該コンタクトホールを介して該シリコン薄膜にコンタクトするように電極を形成する工程とを有し、
さらに、該層間絶縁膜にソース・ドレイン電極用のコンタクトホールを形成する工程前に、水素、または水素と窒素を主成分とする雰囲気中でプラズマ処理を施す工程とを有し、
該プラズマ処理を施した後の工程は、350℃以下で行われることを特徴とする薄膜トランジスタの製造方法。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0011

【補正方法】変更

【補正内容】

【0011】

【課題を解決するための手段】上記課題を解決するために、本発明は、透明絶縁基板上に薄膜トランジスタを形

成する製造方法において、該薄膜トランジスタのシリコン薄膜を該透明絶縁基板上に形成する工程と、しかる後、該薄膜トランジスタのシリコン薄膜を覆うように層間絶縁膜を形成する工程と、該シリコン薄膜上の該層間絶縁膜にソース・ドレイン電極用のコンタクトホールを形成し、該コンタクトホールを介して該シリコン薄膜にコンタクトするように電極を形成する工程とを有し、さらに、該層間絶縁膜にソース・ドレイン電極用のコンタクトホールを形成する工程前に、水素、または水素と窒素を主成分とする雰囲気中でプラズマ処理を施す工程とを有し、該プラズマ処理を施した後の工程は、350℃以下で行われることを特徴とする。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0023

【補正方法】変更

【補正内容】

【0023】

【発明の効果】以上述べたように、本発明によれば、プラズマ処理により水素がシリコン薄膜により導入されダングリンボンドが消滅すると共に、プラズマ処理後の工程が350℃以下であるので、プラズマ処理によって薄膜中に導入された水素が、その後の熱処理により薄膜から解離することなく、確実に、薄膜トランジスタの特性の改善効果を保つことができる。さらに、薄膜トランジスタを構成するシリコン薄膜を覆うように形成された層間絶縁膜にソース・ドレイン電極用のコンタクトホールを形成する前に、上記プラズマ処理を施すので、ソース・ドレイン電極下に位置するシリコン薄膜の中にも水素が導入できると共に、コンタクト部分のシリコン薄膜の特性も改善されるので、後に形成されるソース・ドレイ

ン電極とシリコン薄膜とのコンタクトを良好にすること ができる。

【提出日】平成10年10月16日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】 透明絶縁基板上に薄膜トランジスタを形成する製造方法において、
該薄膜トランジスタのシリコン薄膜を該透明絶縁基板上に形成する工程と、
しかる後、該薄膜トランジスタのシリコン薄膜を覆うように層間絶縁膜を形成する工程と、
該シリコン薄膜上の該層間絶縁膜にソース・ドレイン電極用のコンタクトホールを形成し、該コンタクトホールを介して該シリコン薄膜にコンタクトするように電極を形成する工程とを有し、
さらに、該層間絶縁膜の形成後であって該層間絶縁膜にソース・ドレイン電極用のコンタクトホールを形成する工程前に、水素、または水素と窒素を主成分とする雰囲気中でプラズマ処理を施す工程とを有し、
該プラズマ処理を施した後の工程は、350℃以下で行

われることを特徴とする薄膜トランジスタの製造方法。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0011

【補正方法】変更

【補正内容】

【0011】

【課題を解決するための手段】上記課題を解決するために、本発明は、透明絶縁基板上に薄膜トランジスタを形成する製造方法において、該薄膜トランジスタのシリコン薄膜を該透明絶縁基板上に形成する工程と、しかる後、該薄膜トランジスタのシリコン薄膜を覆うように層間絶縁膜を形成する工程と、該シリコン薄膜上の該層間絶縁膜にソース・ドレイン電極用のコンタクトホールを形成し、該コンタクトホールを介して該シリコン薄膜にコンタクトするように電極を形成する工程とを有し、さらに、該層間絶縁膜の形成後であって該層間絶縁膜にソース・ドレイン電極用のコンタクトホールを形成する工程前に、水素、または水素と窒素を主成分とする雰囲気中でプラズマ処理を施す工程とを有し、該プラズマ処理を施した後の工程は、350℃以下で行われることを特徴とする。